

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-82585

(43)公開日 平成5年(1993)4月2日

(51)Int.Cl.⁵
H 01 L 21/60
23/50識別記号 311 R 6918-4M
S 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号 特願平3-239516

(22)出願日 平成3年(1991)9月19日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 道井 一成

伊丹市瑞原4丁目1番地 三菱電機株式会社
社北伊丹製作所内

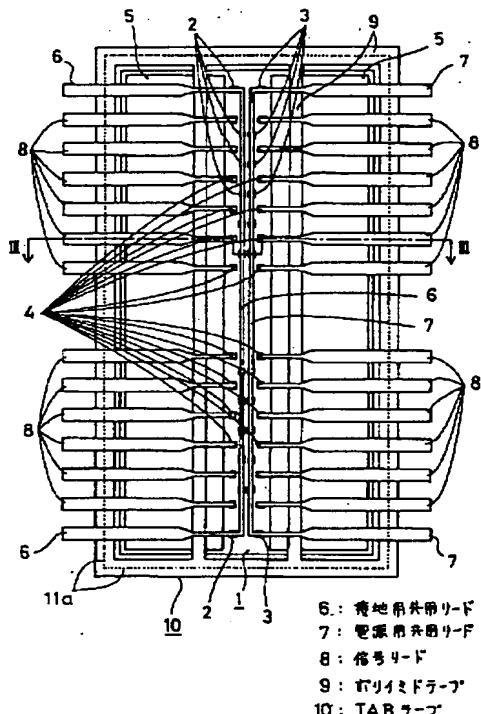
(74)代理人 弁理士 曾我 道照 (外6名)

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 この発明は、LOC構造を有する半導体装置において、より厚みの薄いかつ電気的特性の優れた半導体装置を得ることを目的とする。

【構成】 TABテープ10を使用し、かつ複数の接地パッド2および複数の電源パッド3を半導体チップ1上にそれぞれ一列に配列しその両側に信号パッド4をそれぞれ一列に配列し、接地パッド2および電源パッド3の列に沿って延びるようそれぞれ接地用共用リード6および電源用共用リード7を設け、複数の接地パッドおよび複数の電源パッドがそれぞれ一括して共用リードに直接接続させるようにした。



【特許請求の範囲】

【請求項1】少なくとも1つの主面を有する半導体チップと、この半導体チップの主面の中央を通るようにそれぞれ一列に配設された複数個の電源パッドおよび複数個の接地パッドの少なくとも一方からなる第1ポンディングパッド群と、これらの第1ポンディングパッド群の両側に沿ってそれぞれ一列に配設された複数個の信号パッドからなる第2ポンディングパッド群と、上記主面の上記第1および第2ポンディングパッド群の両側の部分を覆う絶縁性薄膜と、上記第1ポンディングパッド群のそれぞれ一列に配設された複数個の電源パッドおよび複数個の接地パッドのいずれか一方に沿って延びて各パッドにそれぞれ電気的に直接接続されると共に、両側に外端部を有する少なくとも1本の共通リード、それぞれ内端部が上記第2ポンディングパッド群の所定の信号パッドに電気的に直接接続され反対側に外端部を有する複数本の信号リード、およびこれらの共通リードおよび信号リードを所定の位置に位置決めして固定した絶縁性のテープ部、を含むTABテープと、上記共通リードおよび各信号リードのそれぞれの外端部を外部に露出させて、かつ全体の厚みが薄くなるように上記各部分を封止する封止樹脂と、からなる半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、インナーリードが半導体チップの上で引き回されるLOC(lead on chip)構造を有する半導体装置に関するものである。

【0002】

【従来の技術】図5に例えば特開昭61-241959号公報或は特開平2-246125号公報に開示された従来のLOC構造を有する半導体装置の内部構造を示す。LOC構造は大容量あるいは多くの機能を有する大型チップをパッケージ内に収納するのに有用であると共に、良好な電気的特性を得ることができる。図5において、封止樹脂110により封止された大型の半導体チップ101の上面の中央には電源パッド、接地パッドおよび信号パッドを含むポンディングパッド102が半導体チップ101の長手方向に沿って一列に配設されている。電源パッドおよび接地パッドは電気ノイズの改善のために複数設けられている。また半導体チップ101の上面のこれらのポンディングパッド102の部分を除く残りの部分は、絶縁性を有すると共にα線を遮断するアルファバリア103で覆われている。

【0003】アルファバリア103上には複数のリード104が引き回され、リード104の内側端と所定のポンディングパッド102がAuワイヤ105によりそれ

それ電気的に接続されている。チップ101の長手方向の両端にそれぞれ設けられたリード106はアルファバリア103上の母線107によって互いに接続された構造になっている。この両端のリード106は複数箇所でポンディングパッド102が接続される電源リード、接地リードあるいは基準電圧用のリードとして使用される。母線107はポンディングパッド102の列に隣接する半導体チップ101の中央部分に、このチップ101の長手方向に延びている。これにより複数箇所で電源パッドあるいは接地パッド102と母線107とを接続することが可能になっている。またこの母線107はチップ101を冷却する機能も有する。これらのリード104、106はまたダイパッドの役目も兼ねている。

【0004】

【発明が解決しようとする課題】従来の半導体装置は以上のように、Auワイヤでリードの内端とポンディングパッドを接続するワイヤーボンディング方式が採用されていた。近年、例えば大容量のメモリカードにおいては厚みが0.5mm以下の半導体装置が要求されている。

20 厚みの薄い半導体装置を形成するには上述の半導体装置のようにワイヤーボンディング方式より、ポンディングパッドにリードを直接接続するTAB(tape automated bonding)方式のほうが有用である。しかしながら、上述の従来の半導体装置の構造では電源パッド、接地パッドおよび信号パッドが一列に並んでいるために、TAB方式を採用した場合に電気的ノイズを低減させるために、設けた複数個の電源パッドおよび接地パッドを一括して接続することができず、従って電気的ノイズの改善を図ることができないという問題点があった。

30 【0005】この発明は上記のような問題点を解消するためになされたもので、LOC構造を有する半導体装置においてTAB方式を採用し、より薄くかつ優れた電気的特性を有する半導体装置を得ることを目的とする。

【0006】

【課題を解決するための手段】上記の目的に鑑み、この発明は、少なくとも1つの主面を有する半導体チップと、この半導体チップの主面の中央を通るようにそれぞれ一列に配設された複数個の電源パッドおよび複数個の接地パッドの少なくとも一方からなる第1ポンディングパッド群と、これらの第1ポンディングパッド群の両側に沿ってそれ一列に配設された複数個の信号パッドからなる第2ポンディングパッド群と、主面の第1および第2ポンディングパッド群の両側の部分を覆う絶縁性の薄膜と、第1ポンディングパッド群のそれぞれ一列に配設された複数個の電源パッドおよび複数個の接地パッドのいずれか一方に沿って延びて各パッドにそれぞれ電気的に直接接続されると共に、両側に外端部を有する少なくとも1本の共通リード、それぞれ内端部が第2ポンディングパッド群の所定の信号パッドに電気的に直接接続され反対側に外端部を有する複数本の信号リード、お

よりこれらの共通リードおよび信号リードを所定の位置に位置決めして固定した絶縁性のテープ部、を含むT A Bテープと、共通リードおよび各信号リードのそれぞれの外端部を外部に露出させて、かつ全体の厚みが薄くなるように各部分を封止する封止樹脂と、からなる半導体装置にある。

【0007】

【作用】この発明に係る半導体装置においては、複数個の電源パッドおよび複数個の接地パッドを半導体チップの中央部を通るようにそれぞれ一列に配置し、共通リードによりこれらの各電源パッドおよび各接地パッドがそれぞれ一括して接続される。

【0008】

【実施例】以下、この発明の実施例を添付図面に基づいて説明する。図1はこの発明の半導体装置で使用される半導体チップの一実施例を示す斜視図である。半導体チップ1の正面には、この正面の中央部を通って半導体チップ1の長手方向に延びるようにそれぞれ一列に配設された複数個の接地パッド2および複数個の電源パッド3が配設されている。また、これらの接地パッド2および電源パッド3の両側には、それぞれこれらと同じ方向に一列に配列されて複数個の信号パッド4が設けられている。またこの一列に配列された信号パッド4の両端には接地パッド2あるいは電源パッド3がそれぞれ1つ設けられている。これらの接地パッド2および電源パッド3は第1ポンディングパッド群を構成し、信号パッド4は第2ポンディングパッド群を構成する。そして半導体チップ1の正面の上記各種のパッドが設けられていない残りの部分は、絶縁性薄膜である α 線を遮蔽するポリイミド膜5で覆われている。

【0009】図2はこの発明の半導体装置の透視平面図であり、封止樹脂部分を透視して半導体装置の内部構造が示されている。また図3は図2のIII-III線に沿った断面図である。図において、T A Bテープ10はテープ部であるポリイミドテープ9上に接地用共用リード6、電源用共用リード7および複数の信号リード8が半導体チップ1上のそれぞれ所定のパッドにその内端部が直接接続可能のように位置決めされて固定されてなる。そして、このT A Bテープ10が図1の半導体チップ1の上に重ねられて、T A Bテープ10の各リードが半導体チップ1上の所定のパッドにそれぞれ電気的に直接接続されている。

【0010】接地用共用リード6は一列に配列された複数個の接地パッド2に沿って延びて各パッドにそれぞれ電気的に直接接続された母線部分を有する。この母線部分の両側は信号パッド4の列の両端に設けられた接地パッド2にそれぞれ接続するように折れ曲がっている。そして接地用共用リード6の両側の外端部は封止樹脂11の外部に露出して延びている。

【0011】電源用共用リード7は接地用共用リード6

と同じ形状であり、一列に配列された複数個の電源パッド3に沿って延びて各パッドにそれぞれ電気的に直接接続された母線部分を有する。この母線部分の両側は信号パッド4の列の両端に設けられた電源パッド3に接続するように接地用共用リード6とは反対側に折れ曲がっている。そして電源用共有リード7の両側の外端部は封止樹脂11の外部に露出して延びている。

【0012】また、各信号リード8は内端部が所定の信号パッド4にそれぞれ電気的に直接接続され、反対側の

10 外端部は封止樹脂11の外部に露出して延びている。接地用共用リード6、電源用共用リード7および信号リード8とチップ1との間は、ポリイミド膜5およびポリイミドテープ9によって絶縁されている。そして破線11aの内側の部分が図3に示すように封止樹脂11によって封止される。この発明の半導体装置の厚みD(図3参照)は0.5mmと薄くする必要があるために、ポリイミドテープ9は金型(図示せず)に樹脂を注入して樹脂封止を行う際に、樹脂の流れを妨げないようにその面積が極力小さくされている。また、各リード6、7、8は3.5mmの薄くて長いリードであるために、樹脂注入時にリードが垂れてチップと接触してショートする恐れがあるが、上述したようにポリイミド膜5が α 線遮蔽と同時にショート防止の役目を果たす。

【0013】従来の半導体装置は各種のパッドがチップ上に直線状に一列に並んでおり、また各リードの内端部とパッドとの間に母線部分が延びた構造になっていたためにT A B方式を採用し、さらにそれぞれ複数設けられている接地パッドおよび電源パッドを一括してリードに直接接続させることができなかった。しかしながら上述

30 したように、複数の接地パッド2および複数の電源パッド3をそれぞれ一列に配列しその両側に信号パッド4をそれぞれ一列に配列することにより、接地パッド2および電源パッド3の列に沿って延びるようそれぞれ接地用共用リード6および電源用共用リード7を設けることができ、これによりT A B方式を採用し、かつそれぞれ複数設けられている接地パッドおよび電源パッドを一括してリードに直接接続させることができとなる。これにより電気的ノイズの低減が図れる。また、Auワイヤを使用しないために回路の抵抗が低く、半導体装置の動作の40 高速化を図ることができる。

【0014】なお、上記実施例は複数の接地パッドおよび複数個の電源パッドをそれぞれ一列に配列させたが、接続パッドおよび電源パッドのいずれか一方を一列に配列するようにしても相当の効果が得られる。図4には接地パッド2だけを一列に配列してこれを接地用共用リード6で一括して接続した場合を示した。

【0015】

【発明の効果】以上説明したように、この発明においては、大容量あるいは多機能の大型チップをより小さいパ

50 ッケージ(封止樹脂)内に収納するのに有用なLOC構造

を有する半導体装置において、TABテープを使用し、かつ複数の接地パッドおよび複数の電源パッドをそれぞれ一列に配列して接地用共用リードおよび電源用共用リードによってそれぞれ一括して接続できるようにしたので、大容量あるいは多機能で厚みの薄い、かつ電気的特性の優れた半導体装置が得られ効果がある。

【図面の簡単な説明】

【図1】この発明の半導体装置で使用される半導体チップの一実施例を示す斜視図である。

【図2】図1の半導体チップを使用したこの発明の一実施例により半導体装置の透視平面図である。

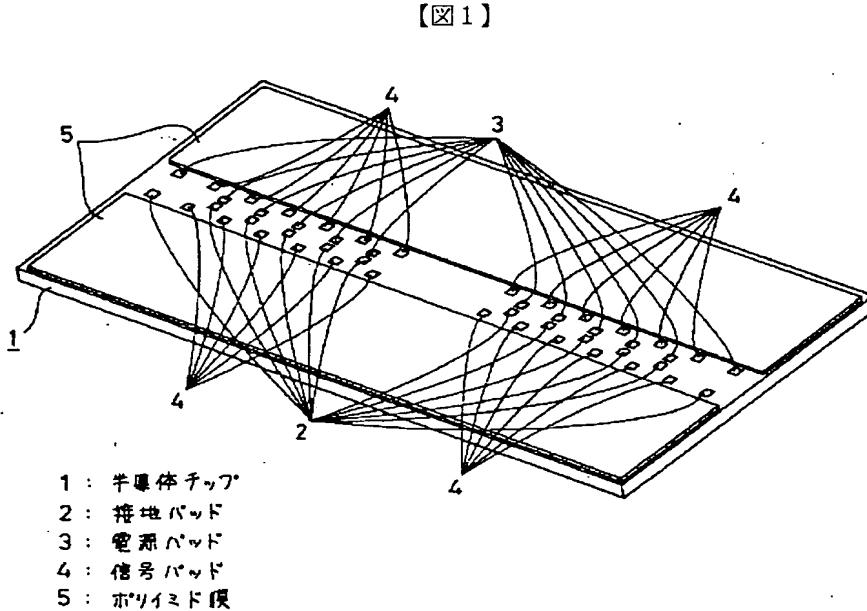
【図3】図3は図2のIII-III線に沿った断面図である。

【図4】この発明の他の実施例による半導体装置の透視平面図である。

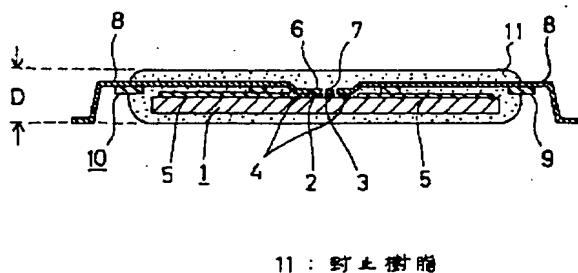
【図5】従来のLOC構造を有する半導体装置の内部構造を示す斜視図である。

【符号の説明】

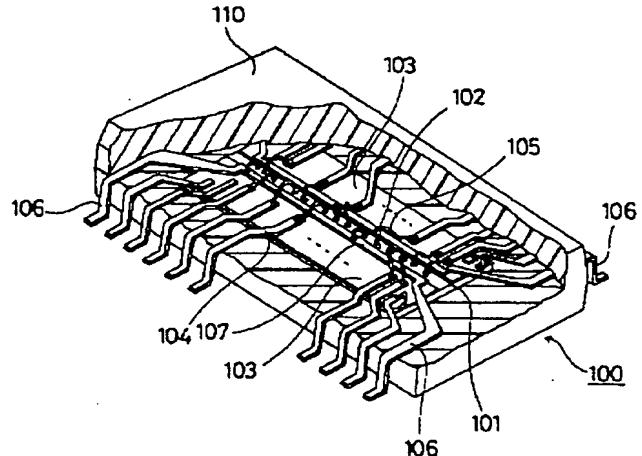
1	半導体チップ
2	接地パッド
3	電源パッド
4	信号パッド
5	ポリイミド膜
6	接地用共用リード
7	電源用共用リード
8	信号リード
9	ポリイミドテープ
10	TABテープ
11	封止樹脂



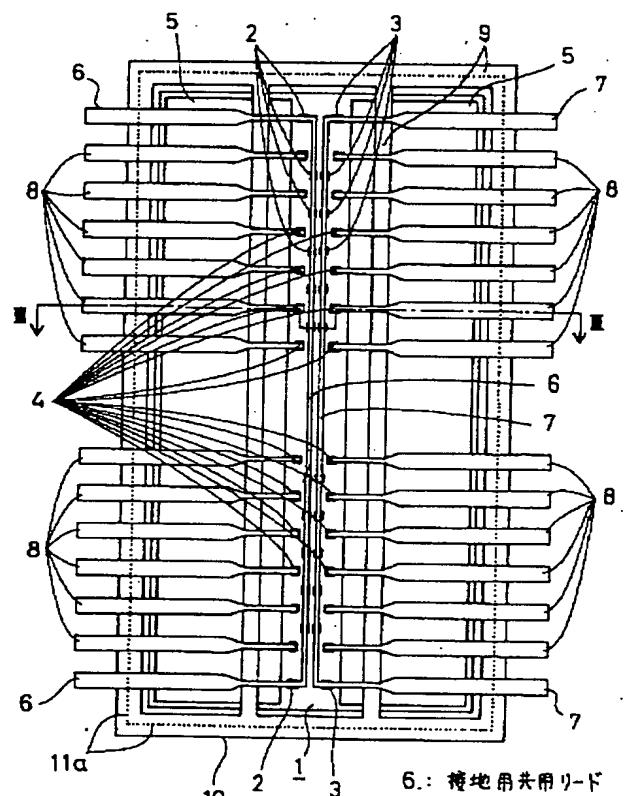
【図3】



【図5】



【図2】



【図4】

